

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: Koji MORITA et al. Serial No.: Currently unknown Filing Date: Concurrently herewith For: ELECTRONIC SUBSTRATE, POWER MODULE AND MOTOR DRIVER	
---	--

**TRANSMITTAL OF PRIORITY DOCUMENTS**


Mail Stop PATENT APPLICATION  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

Enclosed herewith is a certified copy of each of Japanese Patent Application Nos. 2002-378553 filed December 26, 2002 and 2002-378579 filed December 26, 2002, from which priority is claimed under 35 U.S.C. 119 and Rule 55b. Acknowledgement of the priority document is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

Date: December 17, 2003

  
\_\_\_\_\_  
Attorneys for Applicant(s)  
Joseph R. Keating  
Registration No. 37,368

Christopher A. Bennett  
Registration No. 46,710

KEATING & BENNETT LLP  
10400 Eaton Place, Suite 312  
Fairfax, VA 22030  
Telephone: (703) 385-5200

PY50784JP0

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

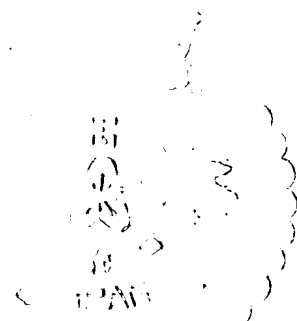
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2 0 0 2 年 1 2 月 2 6 日

出 願 番 号  
Application Number: 特 願 2 0 0 2 - 3 7 8 5 5 3  
[ST. 10/C]: [ J P 2 0 0 2 - 3 7 8 5 5 3 ]

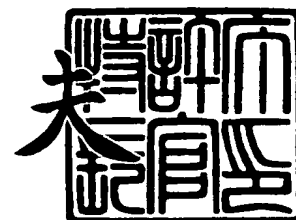
出 願 人  
Applicant(s): ヤマハ発動機株式会社



2 0 0 3 年 1 0 月 2 8 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 8 8 9 2 6

【書類名】 特許願

【整理番号】 PY50784JP0

【提出日】 平成14年12月26日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/28

【発明の名称】 半導体装置

【請求項の数】 6

【発明者】

【住所又は居所】 静岡県磐田市新貝 2 5 0 0 番地 ヤマハ発動機株式会社  
内

【氏名】 森田 晃司

【発明者】

【住所又は居所】 静岡県磐田市新貝 2 5 0 0 番地 ヤマハ発動機株式会社  
内

【氏名】 吉川 孝夫

【発明者】

【住所又は居所】 静岡県磐田市新貝 2 5 0 0 番地 ヤマハ発動機株式会社  
内

【氏名】 村井 孝之

【特許出願人】

【識別番号】 000010076

【氏名又は名称】 ヤマハ発動機株式会社

【代表者】 長谷川 至

【代理人】

【識別番号】 100083806

【弁理士】

【氏名又は名称】 三好 秀和

【電話番号】 03-3504-3075

## 【選任した代理人】

【識別番号】 100068342

【弁理士】

【氏名又は名称】 三好 保男

## 【選任した代理人】

【識別番号】 100100712

【弁理士】

【氏名又は名称】 岩▲崎▼ 幸邦

## 【選任した代理人】

【識別番号】 100087365

【弁理士】

【氏名又は名称】 栗原 彰

## 【選任した代理人】

【識別番号】 100100929

【弁理士】

【氏名又は名称】 川又 澄雄

## 【選任した代理人】

【識別番号】 100095500

【弁理士】

【氏名又は名称】 伊藤 正和

## 【選任した代理人】

【識別番号】 100101247

【弁理士】

【氏名又は名称】 高橋 俊一

## 【選任した代理人】

【識別番号】 100098327

【弁理士】

【氏名又は名称】 高松 俊雄



## 【手数料の表示】

【予納台帳番号】 001982

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0114328

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】 電源から電流の供給を受ける半導体素子を有する半導体装置であって、

前記半導体素子へ前記電流が供給される際に、正極と負極の内のいずれか一方の電極として機能する第 1 の電流供給部と、

前記半導体素子が配置され、前記半導体素子へ前記電流が供給される際に、前記正極と負極の内の他方の電極として機能する第 2 の電流供給部と、

絶縁層と

を有し、

前記第 2 の電流供給部は、前記絶縁層を介して前記第 1 の電流供給部の少なくとも一部分において重ねられている

ことを特徴とする半導体装置。

【請求項 2】 前記第 1 の電流供給部は、銅箔パターンにより形成され、前記第 2 の電流供給部は、銅板により形成されたことを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記絶縁層は、シリコンシート、ポリイミドフィルム、エポキシ樹脂及び空気層の内の少なくとも 1 種類の材料から形成され、該絶縁層の厚みは、0.1 mm 以下であることを特徴とする請求項 1 又は 2 に記載の半導体装置。

【請求項 4】 前記第 1 の電流供給部における電流の向きは、前記第 2 の電流供給部における電流の向きとは逆向きであることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の半導体装置。

【請求項 5】 前記半導体素子は、直流電流を交流電流に変換するための電界効果トランジスタ素子であることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の半導体装置。

【請求項 6】 前記電界効果トランジスタ素子は、3 相交流モータに交流電流を供給するためのものであることを特徴とする請求項 1 乃至 5 のいずれか 1 項

に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、モータ等に電流を供給するための半導体装置に関する。

【0002】

【従来の技術】

半導体装置は、基板と、これに搭載された半導体素子を有し、モータへの電流供給等に用いられている（例えば、特許文献1参照）。

図4は、上記のような半導体装置の断面図である。

従来の半導体装置100は、ベース板101とその上面にコーティングされた絶縁層102から成る金属基板103上にパッド104がパターン形成され、その上に電力用の半導体チップ105が接合され、半導体チップ105は、パッド104上にハンダ106のみを介して直接接合されている。この半導体チップ105はボンディングワイヤ108を介して、金属基板103上に形成された銅箔パターン107に接続されている。

【0003】

このような半導体装置100を、例えば3相交流モータに電流を供給するために用いる場合は、半導体チップ105として複数個の電界効果トランジスタ素子（以下、“FET素子”とする）を搭載し、銅箔パターン107を5箇所設け、この5箇所の銅箔パターン107の内の2つを2本の電源ラインとして図示しない電源に接続し、残りの3つを3本の出力ラインとして図示しない3相交流モータに接続する。

【0004】

また、半導体装置には、ベース板と、ベース板上に積層された2層の絶縁層と、絶縁層上に形成された2層の銅箔パターンとで構成された2層金属基板（例えば、特許文献2参照）が用いられる場合もある。

【0005】

図5は、上記のような2層金属基板の断面図である。

従来の 2 層金属基板 1 0 9 は、熱伝導性を考慮したものであり、ベース板 1 1 0 と、ベース板 1 1 0 上に積層された 2 層の絶縁層 1 1 1 と、絶縁層 1 1 1 上に形成された 2 層の銅箔パターン 1 1 2 とを有する。

【0 0 0 6】

【特許文献 1】

特開 2 0 0 2 - 1 8 4 9 0 7 号公報（第 2 頁、第 1 図）

【0 0 0 7】

【特許文献 2】

特開平 9 - 1 3 9 5 8 0 公報（第 3 頁、第 6 図）

【0 0 0 8】

【発明が解決しようとする課題】

しかしながら、図 4 に例示したような半導体装置には以下の解決すべき課題が存在する。

3 相交流電流を供給するためには F E T 素子のスイッチングを行う必要があるが、その速度を速くすると、F E T 素子のターンオフ、ターンオン時の電流変化率  $di/dt$  は非常に高くなる。また、半導体装置の電源ラインには、寄生インダクタンス  $L$  が存在するため、ターンオフ時には  $L di/dt$  にて過電圧が発生し、その大きさによっては F E T 素子が損傷する可能性がある。この損傷から F E T 素子を保護するには、ラインインダクタンスを低減するか、あるいは電流変化率  $di/dt$  を下げることが必要となる。しかし、電流変化率  $di/dt$  を下げるとはスイッチング時間の増加並びにスイッチング損失の増大につながり、高速スイッチング性能を低下させる要因となる。

【0 0 0 9】

このため、半導体装置には、寄生インダクタンスの低いライン構造が望まれる。一般的にインダクタンスを低減する方法としては、電流が逆方向に流れる 2 つの導体を対向させ、其々の電流により発生する磁束を互いに減少させる方法が用いられている。この場合、逆方向の電流の大きさは同程度が効果的であり、対向する導体間の距離が短く、対向面積が大きいほど低減効果は大きくなる。

【0 0 1 0】



また、大電流電源ラインでは2本の電源ラインを互いに近づけることには限界があり、インダクタンス低減効果も十分でなく、これにも限界がある。そして、各FET素子と銅箔パターンとを結ぶボンディングワイヤも長くなり、このボンディングワイヤ自体のインダクタンスも増加し、さらに装置全体のインダクタンスも増加してしまう問題がある。その結果、電力用半導体装置としての機能を確保する為に、各FET素子の定格を増大させる必要が生じる他、過電圧対策部品を追加する必要も生じ、コストを上昇させる要因となっている。

#### 【0011】

また、半導体装置で用いられる一般的な基板としては、図5に例示した2層金属基板の他に、1層（片面）金属基板にガラスエポキシ樹脂基板を貼り付けた2層基板あるいは部分2層基板等が挙げられるが、これらはいずれも銅箔パターンを厚くすることができないため、大電流が流せないという問題や、絶縁層の熱伝導率が低いことや絶縁層が2層分で厚くなることにより放熱効率が悪くなり、これに付随して、銅箔パターン上に搭載したFET素子の温度が上昇することにより、素子の性能の低下あるいは素子の損傷が起こるという問題がある。

#### 【0012】

また、上記のような2層基板を製作するにあたっては、工程が複雑になりコストが上昇するという問題もある。

#### 【0013】

このような事情に鑑み、本発明は、低コスト化が実現され、インダクタンスを低減するとともに半導体素子の損傷を防止し、さらに放熱効率が改善された信頼性の高い半導体装置を提供することを目的とする。

#### 【0014】

##### 【課題を解決するための手段】

請求項1に記載の本発明は、電源から電流の供給を受ける半導体素子を有する半導体装置であって、半導体素子へ電流が供給される際に、正極と負極の内のいずれか一方の電極として機能する第1の電流供給部と、半導体素子が配置され、半導体素子へ電流が供給される際に、正極と負極の内の他方の電極として機能する第2の電流供給部と、絶縁層とを有し、第2の電流供給部は、絶縁層を介して

第1の電流供給部の少なくとも一部分において重ねられていることを要旨とする。

【0015】

請求項1に記載の本発明にあっては、第2の電流供給部が第1の電流供給部に重ねられていることによりボンディングワイヤを短縮することができ、これによりボンディングワイヤ自体が有するインダクタンスを低減でき、装置全体のインダクタンスも低減することが可能となる。また、第1の電流供給部と第2の電流供給部とが重なっている部分を大きくすることにより両者の対向面積を大きくすることが可能であり、これにより電流供給部が有するインダクタンスをさらに低減できる。したがって、インダクタンスに起因して発生する過電圧を低減でき、各半導体素子の損傷を防止することが可能となり、さらに半導体素子の定格の減少や過電圧対策部品数の削減が可能となることからコストの低減も可能となる。

【0016】

請求項2に記載の本発明は、請求項1に記載の発明において、第1の電流供給部は、銅箔パターンにより形成され、第2の電流供給部は、銅板により形成されたことを要旨とする。

【0017】

請求項3に記載の本発明は、請求項1又は2に記載の発明において、絶縁層は、シリコンシート、ポリイミドフィルム、エポキシ樹脂及び空気層の内の少なくとも1種類の材料から形成され、絶縁層の厚みは、0.1mm以下であることを要旨とする。

【0018】

請求項3に記載の本発明にあっては、絶縁層は薄く、この絶縁層に用いられるシリコンシート、ポリイミドフィルム及びエポキシ樹脂は、特に絶縁性と熱伝導性に優れていることから、従来の2層金属基板と比較して放熱性に優れ、温度上昇による半導体素子の信頼性低下を防止することが可能となる。また、第1の電流供給部と第2の電流供給部との間には僅かな厚みの絶縁層しか存在せず、両者が非常に接近した状態で配置されていることから、電流供給部が有するインダクタンスを低減できる。したがって、各半導体素子をスイッチングさせる際に2

本の電流供給部が有するインダクタンスに起因して発生する過電圧を低減でき、各半導体素子の損傷を防止することが可能となり、さらに半導体素子の定格の減少や過電圧対策部品数の削減が可能となることからコストの低減も可能となる。

#### 【0019】

請求項4に記載の本発明は、請求項1乃至3のいずれか1項に記載の発明において、第1の電流供給部における電流の向きは、第2の電流供給部における電流の向きとは逆向きであることを要旨とする。

#### 【0020】

請求項4に記載の本発明にあつては、第1の電流供給部と第2の電流供給部とは、重ねられていることにより対向して配置されており、電流の方向が逆であることから、電流供給部が有するインダクタンスを低減できる。したがって、各半導体素子をスイッチングさせる際に2本の電流供給部が有するインダクタンスに起因して発生する過電圧を低減でき、各半導体素子の損傷を防止することが可能となり、さらに半導体素子の定格の減少や過電圧対策部品数の削減が可能となることからコストの低減も可能となる。

#### 【0021】

請求項5に記載の本発明は、請求項1乃至4のいずれか1項に記載の発明において、半導体素子は、直流電流を交流電流に変換するための電界効果トランジスタ素子であることを要旨とする。

#### 【0022】

請求項6に記載の本発明は、請求項1乃至5のいずれか1項に記載の発明において、電界効果トランジスタ素子は、3相交流モータに交流電流を供給するためのものであることを要旨とする。

#### 【0023】

##### 【発明の実施の形態】

以下、図面を参照しつつ本発明の半導体装置についての説明を行う。

なお、以下の実施の形態は、あくまでも本発明の説明のためのものであり、本発明の範囲を制限するものではない。したがって、当業者であれば、これらの各要素又は全要素を含んだ各種の実施の形態を採用することが可能であるが、これ

らの実施の形態も本発明の範囲に含まれる。

また、実施の形態を説明するための全図において、同一要素のものは同一符号を付与し、これに関する反復説明は省略する。

#### 【0024】

図1(a)は、本発明の一実施の形態にかかる半導体装置1の平面図であり、図1(b)は、図1(a)のA-B切断面に沿った断面図である。また、図2は、図1(a)の円Cに囲まれた部分の拡大図である。

本発明の半導体装置1は、図2に示すとおり、アルミニウム、銅等の内、少なくとも1種類の材料が用いられた厚さが約2mmから約3mmのベース板23と、これに積層された絶縁層24と、絶縁層24上に密着して形成された銅箔パターン12とで構成された約30mmから約150mm角の金属基板11と、FET素子19を有する。

#### 【0025】

また、図1(a)左側の銅箔パターン12は、図示しない電源に接続される第1の電源ライン14として機能し、この第1の電源ライン14は、図示しない電源から電流の供給を受けるための第1の電流供給部27を形成する。

#### 【0026】

また、その他の銅箔パターン12は其々、出力ライン16、17及び18として機能し、これらの出力ラインは、図示しない3相交流モータに接続される。

#### 【0027】

また、複数のFET素子19が出力ライン16、17及び18上にハンダ付けされている。

#### 【0028】

また、銅板13は、図示しない電源に接続される第2の電源ライン15として機能し、この電源ライン15は、図示しない電源から電流の供給をうけるための第2の電流供給部28を形成する。また、図2に示すとおり、上記の第2の電流供給部28は、絶縁層25を介して第1の電流供給部27に重ねられており、第2の電源ライン15と銅箔パターン12とはハンダ22により接合されている。

#### 【0029】

また、上記の絶縁層 25 は、絶縁性と放熱性とに優れたシリコンシート、ポリイミドフィルム及びエポキシ樹脂の内、少なくとも 1 種類の材料から成り、その厚みは、0.1 mm 以下である。

なお、上記の絶縁層 25 は、空気層であっても良い。

#### 【0030】

また、上記の第 2 の電流供給部 28 の上部にも FET 素子 19 が搭載され、ハンダ 21 により固定されている。

#### 【0031】

また、図 1 (a) に示すとおり、第 2 の電流供給部 28 上に配置された FET 素子 19 と出力ライン 16、17 及び 18 は、アルミニウム等が用いられたボンディングワイヤ 20 により接続され、出力ライン 16、17 及び 18 上に配置された FET 素子 19 と第 2 の電流供給部 28 もボンディングワイヤ 20 により接続されている。

#### 【0032】

このような半導体装置 1 は、図示しない電源からの直流電流を交流電流に変換し、図示しない 3 相交流モータに供給するためのものである。

より具体的には、各 FET 素子 19 をスイッチングさせ、電源から供給される直流電流を交流電流に変換し、これを出力ライン 16、17 及び 18 を介して 3 相交流モータに供給する。

#### 【0033】

この際、第 1 の電流供給部 27 (第 1 の電源ライン 14) は、直流電流の供給を受け、この直流電流を FET 素子 19 に供給するにあたっての負極として機能し、一方、第 2 の電流供給部 28 (第 2 の電源ライン 15) は、直流電流の供給を受け、この直流電流を FET 素子 19 に供給するにあたっての正極として機能する。すなわち、第 1 の電流供給部 27 における電流の向きは、第 2 の電流供給部 28 における電流の向きとは逆であり、インダクタンスを減少させることができ、さらに第 1 の電流供給部 27 と第 2 の電流供給部 28 の面積はほぼ同程度であり、重なっている部分も大きいことから両者の対向面積が大きく、また、第 1 の電流供給部 27 と第 2 の電流供給部 28 との間には僅かな厚みの絶縁層 25 し

が存在せず、2つの電流供給部が非常に接近した状態で配置されていることから、インダクタンスの低減効果は非常に大きく、従来の半導体装置のラインインダクタンスが約50 nHから約100 nHであったのに対して、本発明の半導体装置1のラインインダクタンスは約10 nHから約20 nHに減少している。

#### 【0034】

なお、本実施の形態においては、第1の電流供給部27は、直流電流の供給を受け、この直流電流をFET素子19に供給するにあたっての負極として機能し、第2の電流供給部28は、直流電流の供給を受け、この直流電流をFET素子19に供給するにあたっての正極として機能する場合を示したが、これに限定されず、第1の電流供給部27が正極として機能し、第2の電流供給部28が負極として機能する構成とすることもできる。

#### 【0035】

また、従来の半導体装置は、1本のボンディングワイヤの長さは約15 mmであったが、本発明の半導体装置1においては、前述のとおり、第2の電流供給部28を第1の電流供給部27に重ねることによりボンディングワイヤ20の長さが約5 mmから約7 mmに短縮されている。

#### 【0036】

また、ボンディングワイヤ20の短縮化に伴い、これ自体が有するインダクタンスも減少し、前述のラインインダクタンスの減少とあわせて、半導体装置1全体のインダクタンスも減少される。

#### 【0037】

上記の点から、各FET素子19をスイッチングさせる際に、第1の電流供給部27及び第2の電流供給部28が有するインダクタンスに起因して発生する過電圧を低減でき、各FET素子19の損傷を防止可能となる。さらに各FET素子19の定格の減少や過電圧対策部品数の削減が可能となり、コストが低減されるとともに半導体装置1自体の信頼性も向上する。

#### 【0038】

また、前述の絶縁層25には、前述の放熱性に優れた材料が用いられており、その厚みも僅かであることから、熱によるFET素子19の性能低下、損傷を防

止することができ、半導体装置 1 自体の信頼性も向上する。

#### 【0039】

なお、本実施の形態においては、第 2 の電流供給部 28 が第 1 の電流供給部 27 の大部分と重なっている場合を示したが、これに限定されず、第 2 の電流供給部 28 が第 1 の電流供給部 27 の一部分と重なっている構成とすることもできる。

#### 【0040】

次に、上記のような 3 相交流モータ用の半導体装置 1 を、例えば図 3 に示すような電動車両 30 に搭載した場合について説明する。

この電動車両 30 は、ゴルフ場等においてゴルフバッグ等の荷物や人を搬送するために用いられるものである。

#### 【0041】

電動車両 30 は、通常の手動操作による手動走行の他、自動走行が可能であり、走行駆動用モータ 31 を有し、この走行駆動用モータ 31 からの駆動力が駆動輪である後輪 32 にトランスミッション（図示せず）を介して伝達されるとともに、前輪 34 がハンドル 35 の手動操作、或いは自動操作により操舵される。

#### 【0042】

また、前側シート 36 及び後側シート 37 が前後に並設されており、この前側シート 36 の下方に、充電用コントローラ 38 及びブレーキモータ 39 が設けられており、後側シート 37 の下方に、後輪 32 を駆動させる走行駆動用モータ 31 の電源となる走行駆動用バッテリー装置 40 が設けられている。

#### 【0043】

また、走行駆動用モータ 31 の上側には、この走行駆動用モータ 31 等のコントロールを行う走行制御用コントローラ 43 が設けられ、この走行制御用コントローラ 43 と走行駆動用モータ 31 とが、左右 2 個の後輪 32 の間に設けられている。

#### 【0044】

また、前記の走行駆動用バッテリー装置 40 は、直列に接続された計 6 個（片側の 3 個のみを図示している）のバッテリー 41 を備え、これらのバッテリー 41 は、

隙間が設けられた状態で、受座 42 上に載置されている。

【0045】

また、走行制御用コントローラ 43 は、走行駆動用バッテリー装置 40、走行駆動用モータ 31、ブレーキモータ 39 及び操舵モータ 44 に接続されている。

【0046】

本発明の半導体装置 1（図 1）は、前述の走行制御用コントローラ 43 内部に設置され、バッテリー 40 から直流電流の供給を受け、これを交流に変換し、変換された交流電流を走行駆動用モータ 31、ブレーキモータ 39 及び操舵モータ 44 に供給する。

【0047】

このように、上記の効果を奏する信頼性の高い半導体装置 1 を電動車両に搭載することにより電動車両自体の信頼性を向上させることができる。

【0048】

なお、上記の実施の形態においては、本発明の半導体装置が FET 素子を有し、3 相交流モータへ電流を供給する場合を示したが、これに限定されず、例えば、電流増幅用の半導体素子等を有する構成や直流電流を高周波電流に変換する構成の他、2 相交流モータへ電流供給を行う構成とすることも可能である。なお、この場合は、2 本の出力ラインが設けられる。

【0049】

【発明の効果】

以上説明したとおり、本発明によれば、低コスト化が実現され、インダクタンスを低減するとともに半導体素子の損傷を防止し、さらに放熱効率が改善された信頼性の高い半導体装置を提供することが可能となる。

【図面の簡単な説明】

【図 1】

（a）は、本発明の半導体装置の平面図である。

（b）は、（a）の A-B 切断面に沿った断面図である。

【図 2】

図 1（b）の部分拡大図である。



## 【図 3】

図 1 の半導体装置を搭載可能な電動車両の側面図である。

## 【図 4】

従来の半導体装置の断面図である。

## 【図 5】

従来の 2 層金属基板の断面図である。

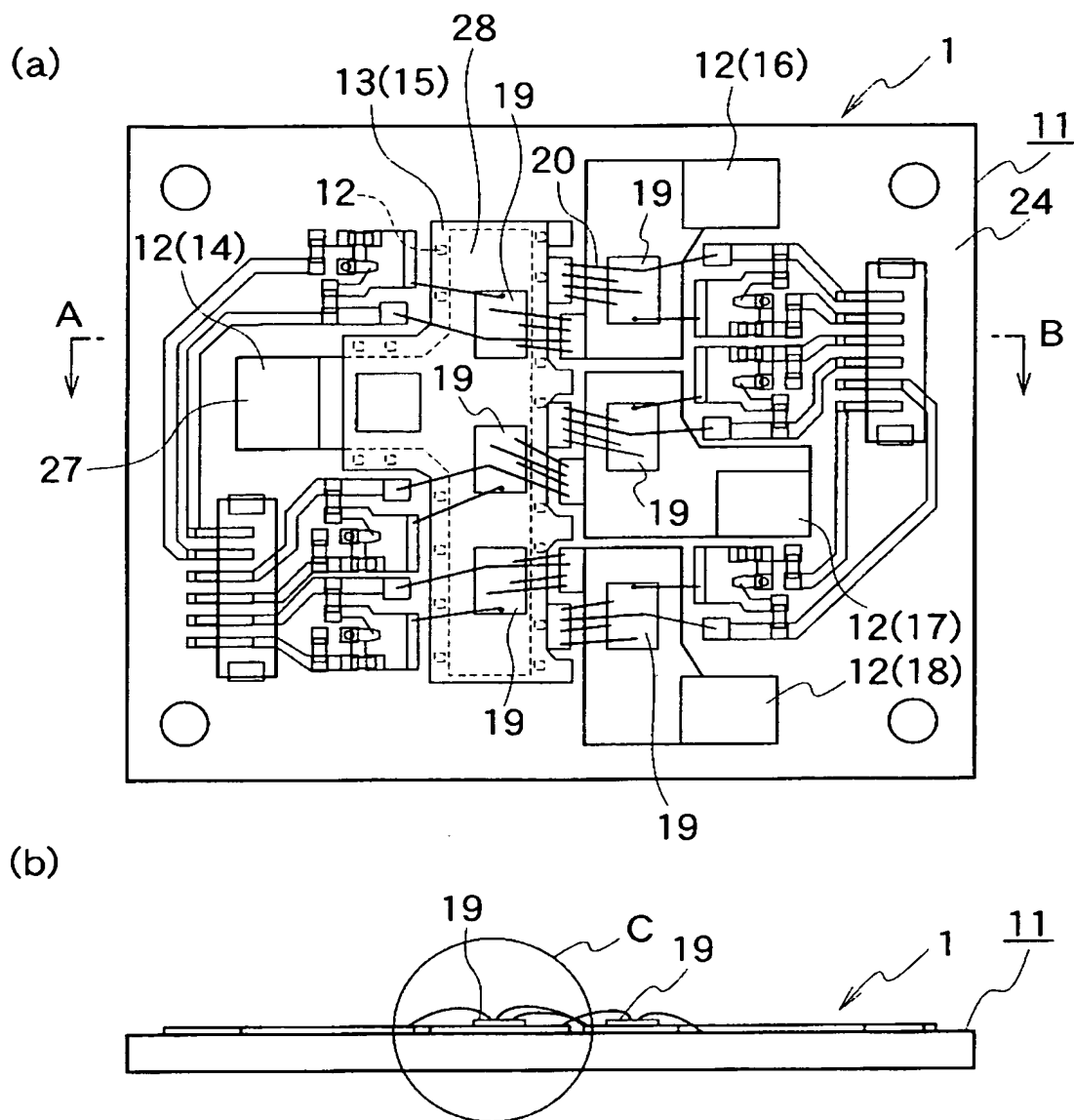
## 【符号の説明】

- 1 半導体装置
  - 1 1 金属基板
  - 1 2 銅箔パターン
  - 1 3 銅板
  - 1 4 第 1 の電源ライン
  - 1 5 第 2 の電源ライン
  - 1 6、1 7、1 8 出力ライン
  - 1 9 電界効果トランジスタ素子
  - 2 0 ボンディングワイヤ
  - 2 1、2 2 ハンダ
  - 2 3 ベース板
  - 2 4、2 5 絶縁層
  - 2 7 第 1 の電流供給部
  - 2 8 第 2 の電流供給部
- 3 0 電動車両
  - 3 1 走行駆動用モータ
  - 3 2 後輪
  - 3 4 前輪
  - 3 5 ハンドル
  - 3 6 前側シート
  - 3 7 後側シート
  - 3 8 充電用コントローラ

- 3 9 ブレーキモータ
- 4 0 走行駆動用バッテリー装置
- 4 1 バッテリ
- 4 2 受座
- 4 3 走行制御用コントローラ
- 4 4 操舵モータ
- 1 0 0 従来例における半導体装置
- 1 0 1、1 1 0 従来例におけるベース板
- 1 0 2、1 1 1 従来例における絶縁層
- 1 0 3 従来例における金属基板
- 1 0 4 従来例におけるパッド
- 1 0 5 従来例における半導体チップ
- 1 0 6 従来例におけるハンダ
- 1 0 7、1 1 2 従来例における銅箔パターン
- 1 0 8 従来例におけるボンディングワイヤ
- 1 0 9 従来例における 2 層金属基板

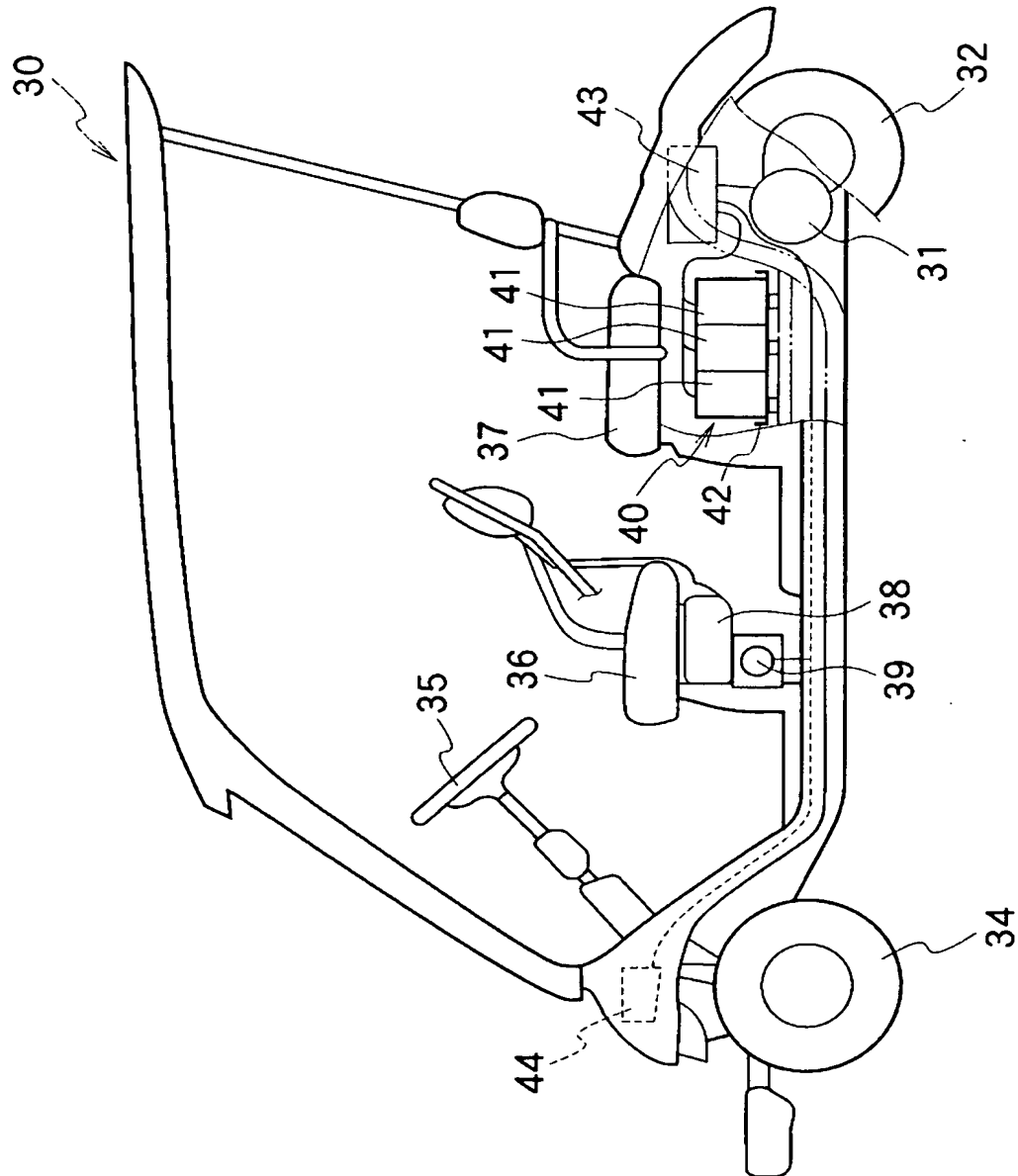
【書類名】 図面

【図 1】

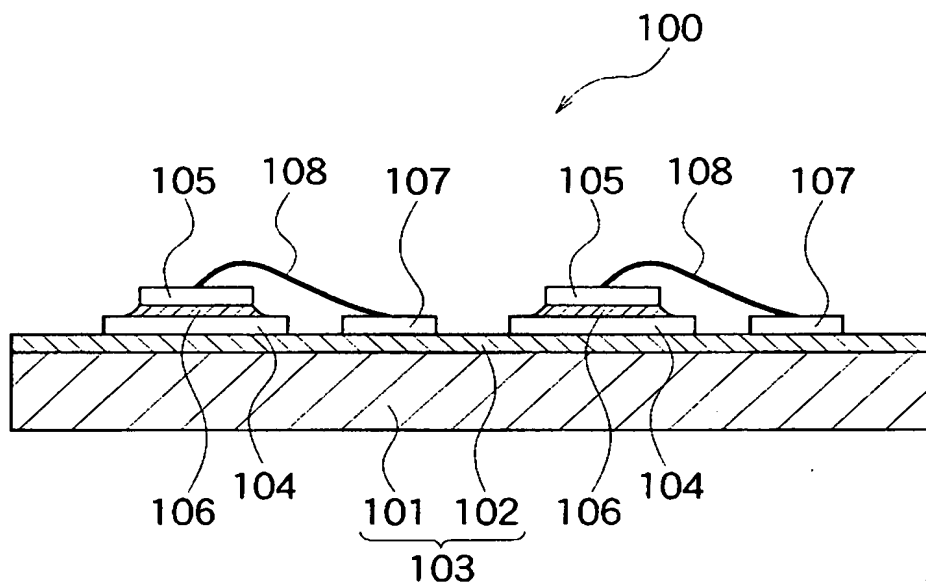




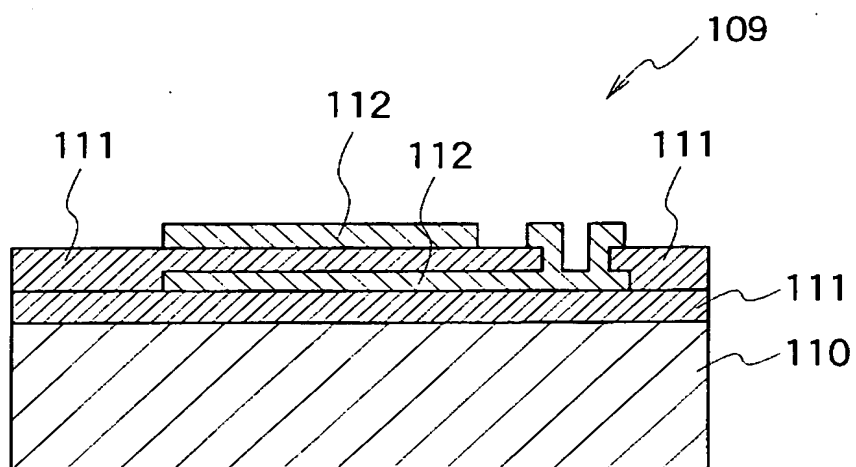
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 低コスト化が実現され、インダクタンスを低減するとともに半導体素子の損傷を防止し、さらに放熱効率が改善された信頼性の高い半導体装置を提供する。

【解決手段】 電界効果トランジスタ素子 1 9 へ電流が供給される際に、正極と負極の内のいずれか一方の電極として機能する第 1 の電流供給部 2 7 と、電界効果トランジスタ素子 1 9 が配置され、電界効果トランジスタ素子 1 9 へ電流が供給される際に、前述の正極と負極の内の他方の電極として機能する第 2 の電流供給部 2 8 とを設け、第 2 の電流供給部 2 8 を第 1 の電流供給部 2 7 の少なくとも一部分において重ねて配置する。

【選択図】 図 1



特願 2 0 0 2 - 3 7 8 5 5 3

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 1 0 0 7 6 ]

1. 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

静岡県磐田市新貝 2 5 0 0 番地

氏 名

ヤマハ発動機株式会社